



Skripta

Školní rok : 2005/ 2006

Modul:

**Elektrické měření
skripta 6**

MĚŘENÍ POLOVODIČOVÝCH SOUČÁSTEK

Obor:

26-46-L/001 - Mechanik elektronik

26-51 H/003 – Elektrikář

26-75-4 – Elektrotechnika – nástavbové studium

Ročník:

2. ročník - Mechanik elektronik

3. ročník - Elektrikář silnoprúd

2. ročník - Elektrotechnika

Zaměření:

Slaboprúd

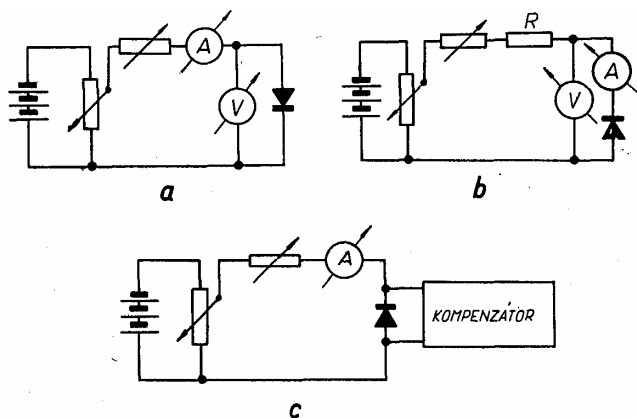
Silnoprúd - slaboprúd

Elektrotechnika

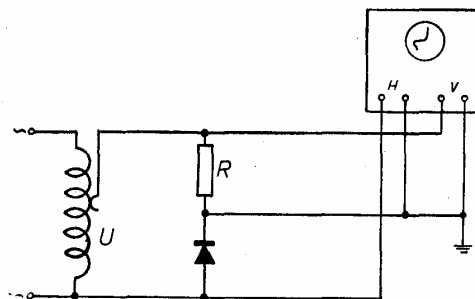
1. MĚŘENÍ ELEKTRICKÝCH VLASTNOSTÍ GERMANIOVÝCH DIOD

Jednosměrné charakteristiky germaniových diód sa obyčajne merajú voltmetrom a ampérmetrom v zapojení podľa *obr. 61*. Pri meraní charakteristiky v prepúšťajúcom smere použijeme zapojenie podľa *obr. 61a*, kde voltmeter V musí mať malú vlastnú spotrebu. Pretože prúdy v prepúšťajúcom smere sú veľké, prúd voltmetra v porovnaní s nimi je zanedbateľný. Pri meraní spätnej charakteristiky zapojíme obvod podľa *obr. 61b*. V spätnom smere je napätie na dióde veľké a úbytok napätia na ampérmetri je proti nemu zanedbateľný. Ochranný odpor R má byť asi $10\,000\,\Omega$ a chráni diódu pred poškodením pri meraní vrcholu záverného napätia (kolena) a pri meraní charakteristiky s negatívnym dynamickým odporom za kolenom. Ak meriame charakteristiky pri veľmi malých napätiach v oboch smeroch, diódu zapojíme podľa *obr. 61c*. Napätie na dióde meriame kompenzátorom, ktorý nemá

vlastnú spotrebu. Na *obr. 62* je zapojenie, ktoré umožňuje snímať charakteristiku germaniovej diódy pomocou osciloskopu. Ak chceme zistiť celú charakteristiku, použijeme napätie U o niečo väčšie, ako



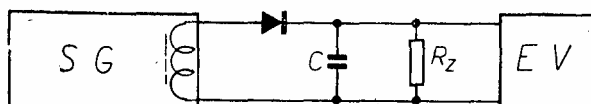
Obr. 61. Meranie jednosmerných charakteristík diód:
a – meranie prepúšťacej vetvy, b – meranie neprepúšťacej vetvy,
c – meranie pri malých napätiach



r. 62. Osciloskopické snímanie diódových charakteristík

je vrchol záverného napätia meranej diódy. Zrážací odpor R obmedzuje prúd v prepúšťajúcom smere asi na 5 až 20 mA. Osciloskop potom vykreslí celú charakteristiku diódy. Pritom môžeme vrchol záverného

napätia zmerať elektrónkovým voltmetrom na meranie vrcholovej hodnoty, ktorý sa zapojí paralelne s meranou diódou. Naopak, ak chceme zistiť priebeh charakteristiky pri malých napätiach, použijeme napätie $U = 1$ až 2 V. Odpor R má mať veľkosť rádove rovnakú ako



Obr. 63. Meranie usmerňovacej účinnosti diód

odpor meranej diódy v prepúšťajúcom smere. Pre bežné germániové diódy je to 100 až 200 Ω . Použitý osciloskop musí mať pri frekvencii, ktorá sa používa na meranie (obvyčajne sieťová frekvencia 50 Hz), zanedbateľne fázové skreslenie. Najlepšie vyhovuje jednosmerný osciloskop.

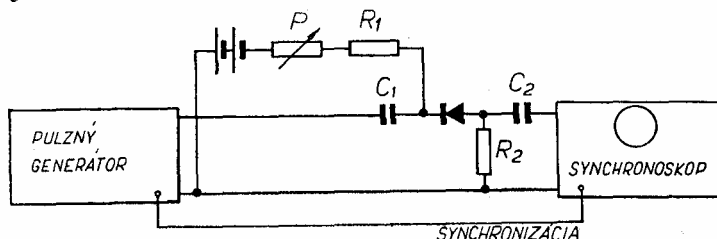
Dalšou často kontrolovanou veličinou je *usmerňovacia účinnosť* na vysokých frekvenciách, ktorá sa kontroluje v zapojení podľa obr. 63. Signálny generátor SG dodáva vysokofrekvenčné napätie veľkosti obvyčajne 1 V_{ef}. Jeho výstupný odpor musí byť malý, najviac do 50 Ω pre vf a pokiaľ možno nulový pre jednosmerný prúd. Vysokofrekvenčne pracuje meraná dióda do skratu, ktorý predstavuje kondenzátor C. Jeho veľkosť závisí od použitej frekvencie. Jednosmerne je dióda zaťažovaná odporom R_z. Usmernené napätie meriame jednosmerným elektrónkovým voltmetrom EV, ktorého vstupný odpor je rádovo väčší než R_z. Frekvenciu a zaťažovací odpor volíme podľa toho, na aký cieľ chceme diódu použiť. Pri meraní diódy pre bežný prijímač použijeme $f = 1$ MHz a R_z = 50 k Ω . Pre televízor $f = 50$ MHz a R_z = 3,2 k Ω a pod. Usmerňovaciu účinnosť potom definujeme ako pomer usmerneného napätia k vrcholovej hodnote vysokofrekvenčného napätia:

$$\eta_{\text{usm}} = \frac{U_{-}}{U_{\text{vf max}}} 100 \% \quad (3,3)$$

Usmerňovacia účinnosť okolo 50 % je ešte uspokojivá.

Pre niektoré použitia v impulznej technike je potrebné poznať zotavovaciu dobu. Môžeme ju merať v zapojení podľa obr. 64. Dióda sa napája zo zdroja jednosmerného prúdu prúdom v prepúšťajúcom smere cez veľký oddeľovací odpor R₁. Impulzný generátor privádza

na diódu cez oddeľovací kondenzátor C₁ napäťové impulzy v neprepúšťajúcom smere. Nepriepustný napäťový impulz obráti počas svojho trvania smer prúdu pretekajúceho diódou. Prúd pretekajúci diódou vytvorí na malom odpore R₂ úbytok napätia, ktorého časový priebeh



Obr. 64. Meranie zotavovacej doby diód

je zhodný s průběhem diódového proudu. Napěťový impulz z odporu R_2 si zobrazíme na synchronoskope. Získáme impulz zodpovídající křivce proudu na obr. 46. Z jeho průběhu můžeme určit zotavovací dobu.

2. MĚŘENÍ UNIPOLÁRNÍHO TRANZISTORU

Základní informace o měřeném prvku.

Úvod, rozdělení:

Snaž se odstranit proudové řízení tranzistorů a nahradit ho napěťovým, podobně jako u elektronek, vedla ke vzniku tranzistorů řízených elektrickým polem, které se v literatuře objevují pod zkráceným názvem FET (Field Effect Transistor). Na rozdíl od běžných bipolárních tranzistorů, kde je přenos proudu uskutečněn současně majoritními i minoritními nosiči, je přenos proudu v polovodiči u FETů zprostředkován pouze majoritními nosiči – tedy nosiči jedné polarity. Proto název unipolární tranzistor.

FETy je možno rozdělit:

podle typu vodivého kanálu na FETy s kanálem:

- a) N (nosiči proudu jsou elektrony)
- b) P (nosiči proudu jsou díry)

podle způsobu řízení proudu ve vodivém kanálu na:

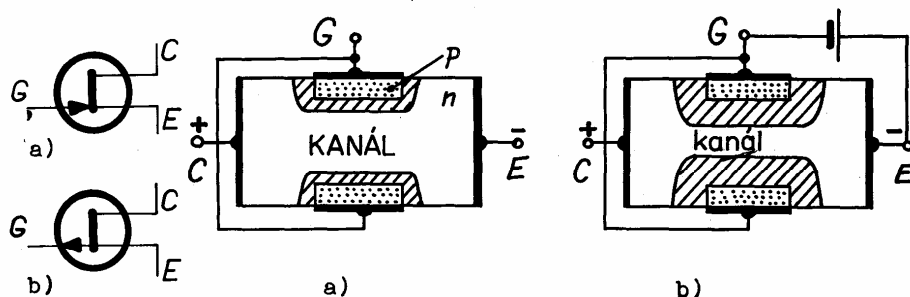
- a) FETy s polovodičovou řídicí elektrodou (hradlem), označované JFETy (Junction FETy)
- b) FETy s hradlem odděleným izolační vrstvou t.zv. MIS FETy (Metal Insulated Semiconductor), obecně IG FETy (Insulated gate FETy).
- c) FETy speciální – viz lit. (1).

Základní uspořádání, princip činnosti:

FETy se vyrábějí výhradně z křemíku. Konstrukční uspořádání i princip činnosti FETu s kanálem N nebo P jsou v podstatě

stejné. U tranzistorů, které mají kolektor a emitor difundovány rovnocenně je možno obě elektrody, z hlediska elektrické funkce, zaměňovat.

JFET s N-kanálem



Schem. značka
JFET s kanálem
a) N, b) P,

Obr. 1 Funkce tranzistoru JFET
a) elektroda G bez napětí,
b) elektroda G záporná

V polovodiči typu N jsou na obou koncích napařeny vodivé kontakty kolektoru C a emitoru E. Difuzí jsou vytvořeny vrstvy opačného typu vodivosti t.j. P a přes napařený kontakt hliníku vyvedena elektroda G. FET má tedy 3 elektrody: emitor E (source S), kolektor C (drain D) a řídicí elektrodu-hradlo G (gate G).

Je-li mezi C a E přivedeno takové vnější napětí že C je kladnější než E a hradlo G je bez napětí, protéká polovodičem typu N kolektorový proud I_C , zprostředkovaný majoritními nosiči (elektrony) - Obr.1a. V polovodiči typu N je tedy vytvořen vodivý kanál.

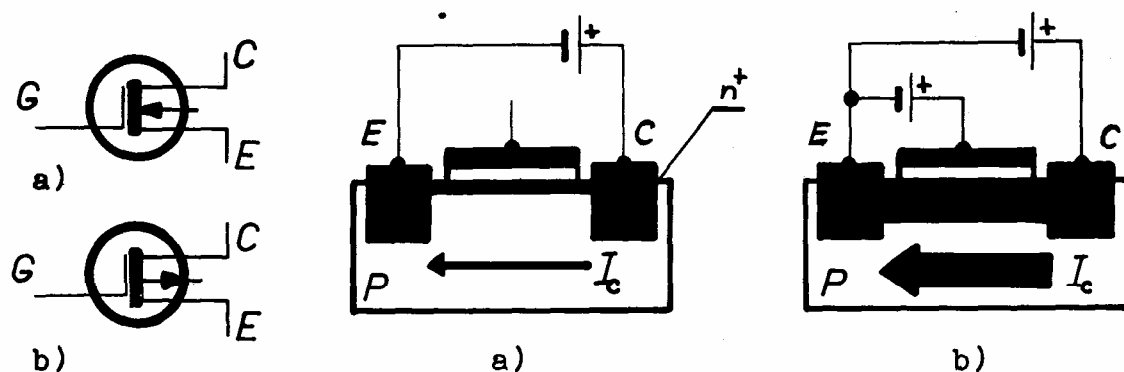
Připojí-li se na G záporné napětí vůči E, je PN-přechod G-E polarizován v závěrném směru, neprochází jím téměř žádný proud (dióda v závěrném směru) a okolo přechodu se vytvoří vyprázdňená vrstva bez nosičů proudu, která zmenší průřez vodivého kanálu a tím i jeho vodivost - Obr.1b. Při stejném napětí mezi C a E bude tedy protékat menší proud I_C . Čím je napětí mezi G a E větší, tím je vyprázdňená vrstva širší, vodivý kanál užší a kolektorový proud menší. Řídicí elektrodou přitom neprotéká téměř žádný proud, takže je možno říci, že velikost I_C je řízena pouze napětím U_{GE} , tedy elektrickým polem.

MIS FET /MOS FET/ s N-kanálem

V polovodičovém substrátu/základu/ typu P jsou nadifundovány ostrůvky typu N a vodivě vyvedeny jako elektrody C a E.

Řídicí elektroda je od základní desky oddělena izolační vrstvou/na.př.kysličníku křemíku/ a je vytvořena tenkým povlakem hliníku, napařeném na izolantu.

Je-li mezi C a E připojeno takové vnější napětí, že kolektor



Schem. značka
MIS FET s ka-
nálem a) N,
b) P

Obr.2 Funkce tranzistoru MIS FET
a) elektroda G bez napětí
b) elektroda G kladná

je kladnější než emitor a řídící elektroda je odpojena, vzniká vlivem potenciálů na povrchu vodiče slabá vrstva, ze které jsou díry odpuzeny a zůstávají pouze elektrony. Vytváří se vrstva opačného typu vodivosti - tedy typu N, která propojí obě difundované vrstvy kolektoru a emitoru. Vytvořil se vodivý kanál typu N, kterým může protékat proud I_C (Obr. 2a).

Připojí-li se nyní mezi G a E takové napětí, aby G byla kladnější než E budou takto vytvořeným elektrickým polem ze substrátu přitahovány elektrony, zatímco kladné díry odpuzovány a tím dojde k rozšíření kanálu a tedy zvětšení jeho vodivosti. Mezi C a E bude procházet větší proud I_C (Obr. 2b).

Je-li G připojena na záporné napětí vůči E, dojde k odpuzení elektronů z povrchové vrstvy, tím dojde k zúžení kanálu, poklesu jeho vodivosti a zmenšení proudu I_C . Při určité velikosti tohoto napětí dochází k úplnému vymizení vodivého kanálu a tedy k zániku kolektorového proudu. Takové záporné napětí se nazývá prahové napětí a je označováno U_{GET} .

U tranzistorů, které mají C a E difundovány rovnocenně je možno obě elektrody zaměňovat.

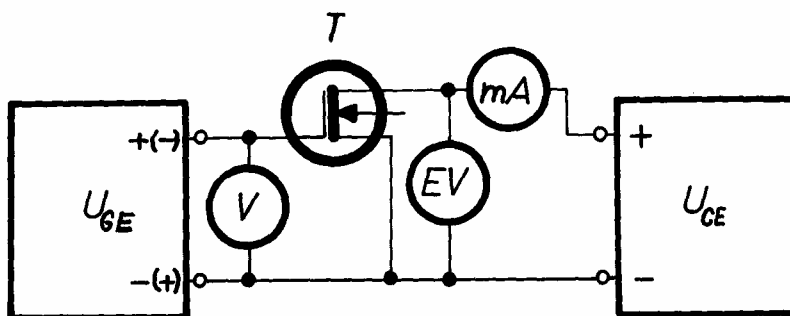
Měřené úlohy

1. Změřit síť výstupních charakteristik tranzistoru KF 520 zapojeného se společným emitorem a určit jeho prahové napětí.
2. Sestrojit převodní charakteristiky.
3. Sestavit jednostupňový střídavý zesilovač s měřeným tranzistorem, nastavit a změřit napětové zesílení stupně naprázdno.
4. Sestrojit zatěžovací a dynamickou charakteristiku tranzistoru jako zesilovače a graficky odečíst napětové zesílení naprázdno.
5. V klidovém pracovním bodě odečíst vnitřní odpor, strmost, zesilovací činitel tranzistoru a určit početné napětové zesílení stupně naprázdno.
6. Změřit závislost výstupního napětí na řídícím napětí tranzistoru, zapojeného jako řízený odporový dělič.

Pokyny k měření a vyhodnocení naměřených hodnot.

ad 1. Výstupní charakteristiky jsou grafickým vyjádřením závislosti výstupního (kolektorového) proudu I_C na výstupním (kolektorovém) napětí U_{CE} pro konstantní řídící napětí U_{GE} .

Omezení: I_{CEmax} , U_{CEmax} , P_{Cmax} , (Obr. 3)

Schema:

Způsob měření: Před vlastním měřením vyhledat v katalogu výrobce (příloha k návodu) mezní hodnoty I_{Cmax} , U_{CEmax} , U_{GEmax} , P_{Cmax} , vypočítat několik bodů hyperboly maximální kolektorové ztráty a zakreslit na mm-papír.

- zapojit měřicí obvod /regulátory napětí doleva/
- připojit síť a nastavit konstantní U_G
- zvyšovat U_{CE} a odečítat I_C

měří se: U_{CE} : 0;2;5;10;15;20;30V pro:

U_{GE} : -12;-8;-4;0;4;8;12V

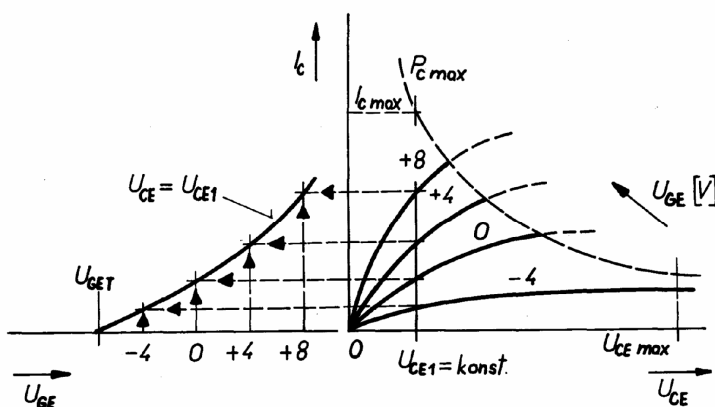
Prahové napětí změřit tak, že se nastaví U_{CE} menší než U_{CEmax} na př. $U_{CE} = 10V$, nastavit U_G na -30V a pomalu ho snižovat až začne protékat kolektorový proud I_C . Pro citlivější odečet I_C je možno použít mikroampérmetr.

Grafické zpracování: Na mm-papír formátu A3

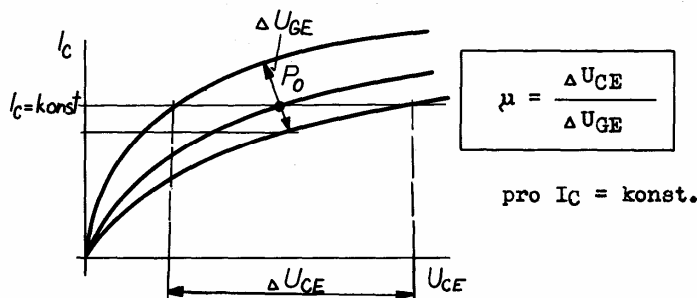
osa U_{CE} : 1V = 5 mm

osa I_C : 1mA = 15 mm

ad 2. Převodní charakteristiky jsou grafickým vyjádřením závislosti výstupního proudu I_C na vstupním, řídicím napětí U_{GE} pro konstantní výstupní napětí U_{CE} . Mohou být sestrojeny grafickým převodem z výstupních charakteristik - Obr.3. Převodní charakteristiky sestrojit pro $U_{CE} = 5, 10, 30V$ a napětí U_{CE} , odpovídající klidovému pracovnímu bodu.



Obr.3 Konstrukce převodních charakteristik z výstupních

zesilovací činitel μ :

Obr.7

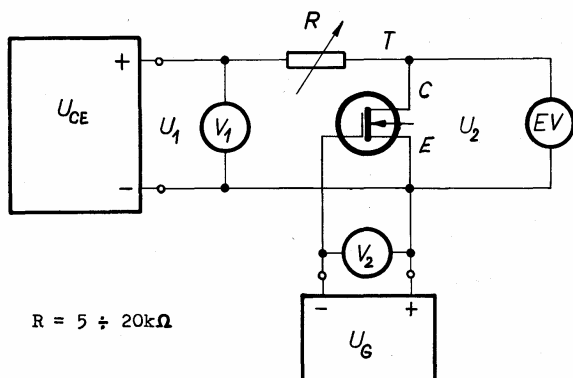
Výpočet A_{uo} :

$$A_{uo} = - g_m \frac{r_d \cdot R_c}{r_d + R_c}$$

$$\left[-, \frac{\text{mA}}{\text{V}}, \text{k}\Omega, \text{k}\Omega \right]$$

Znaménko "mínus" znamená, že výstupní napětí je vůči vstupnímu posunuto o fázový úhel 180° .

ad 6. Napětím řídicí elektrody je možno ovlivňovat vodivost (odpor) kanálu C-E. Obvod řídicí a řízený jsou přitom galvanicky odděleny. Zapojí-li se tranzistor v děliči napětí místo jednoho odporu, může se napětím U_{GE} nastavit různý dělicí poměr. Používá se pouze záporné řídicí napětí.

Schema:Způsob měření:

- zapojit měřicí obvod /regulátory napětí doleva/
- připojit síť a na zdroji U_{CE} nastavit vstupní napětí děliče $U_1=30\text{V}$ a na zdroji U_G nastavit 0V .
- zvyšovat záporné U_G a odečítat výstupní napětí děliče U_2 .

měří se: Zvolený počet měřících bodů.

3. MĚŘENÍ INTEGROVANÝCH OBVODŮ

Základní informace o měřeném obvodu.

Úvod, rozdělení:

Stavebními prvky číslicových zařízení jsou logické obvody, t.j. obvody, které jsou schopné provádět určité logické funkce. Takovými obvody jsou na př. různá hradla, klopné obvody a pod., které mohou být sestavovány z většího počtu diod, odporů a tranzistorů.

Použití diskretních součástek má však jisté nevýhody, na př. velké rozměry, velkou spotřebu, značnou pracnost zhotovení atd. Tyto nedostatky lze omezit použitím t.zv. integrovaných obvodů (dále IO). Na křemíkové destičce o rozměrech několika čtverečných milimetrů lze vhodnou technologií vytvořit odpory, diody, tranzistory a vzájemně je propojit do funkčního elektrického obvodu. Tento celek nazýváme integrovaným obvodem.

Pokud jde o číslicové IO, převládají typy t.zv. monolitické t.j. vytvořené v pevné fázi hmoty, v jediném krystalu základního materiálu - křemíku.

Vedle monolitických IO existují t.zv. hybridní IO, kde je použito kombinace monolitického IO a diskretních el.prvků.

Monolitické IO lze rozdělit do dvou skupin:

- IO, které pracují s bipolárními tranzistory
- IO, které pracují s unipolárními tranzistory t.j. tranzistory, řízenými elektrickým polem.

Podle el.zapojení vstupu lze IO rozdělit na typ:

- RTL (logická operace je realizována pomocí vstupních odporů a tranzistorů)
- DTL (logická operace je realizována pomocí vstupních diod a tranzistorů)
- TTL (logická operace je realizována pomocí vstupního víceemitorového tranzistoru).

S výrobou jednoduchých IO se začalo v roce 1961. Od té doby nastal prudký rozvoj IO, především díky technologickému zvládnutí velké hustoty integrace, kdy na několika čtverečných milimetrech křemíku jsou stovky tranzistorů a ostatních součástek. Přestože se u číslicových IO perspektivně přechází na typy s unipolárními tranzistory, neztrácejí IO s bipolárními tranzistory zdaleka svůj význam.

Princip činnosti měřeného IO:

Měřený IO MH 7400, výrobce Tesla Rožnov je přímým ekvivalentem IO SN 7400 fy Texas Instruments a patří do skupiny monolitických obvodů, typu TTL. Obsahuje čtyři nezávislá dvouvstupová hradla NAND.

Jako hradlo se označuje logický obvod, jehož činnost je ovládána řídicím signálem na zvláštním vstupu. Hradla mohou být uzpůsobena tak, aby vykonávala určité logické operace a podle toho je možno je rozlišit.

V číslicových zařízeních se pracuje se dvěma úrovněmi signálu, to znamená ve dvojkové číselné soustavě. Jednotlivé úrovně signálu jsou označovány, jako: logická jednička (dále log 1) a logická nula (dále log 0). Každé této úrovni bývá přiřazena určitá hodnota napětí. Podle toho rozeznáváme t.zv. logiku:

- pozitivní (hodnota napětí, přiřazená log 1 je vyšší, než u log 0)
- negativní (hodnota napětí, přiřazená log 1 je nižší, než u log 0)

V případě uvažovaných hradel a všech, u nás vyráběných číslicových IO, se udává logika pozitivní. Hradla IO MH 7400 realizují operaci negovaný logický součin, který se označuje zkratkou NAND. Je to logická operace, při které je hodnota funkce log 1, má-li alespoň jedna proměnná na vstupu hodnotu log 0. Funkce obvodu se dá vyjádřit t.zv. pravdivostní tabulkou - Obr.1.

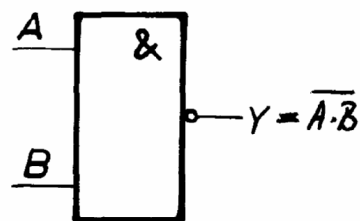
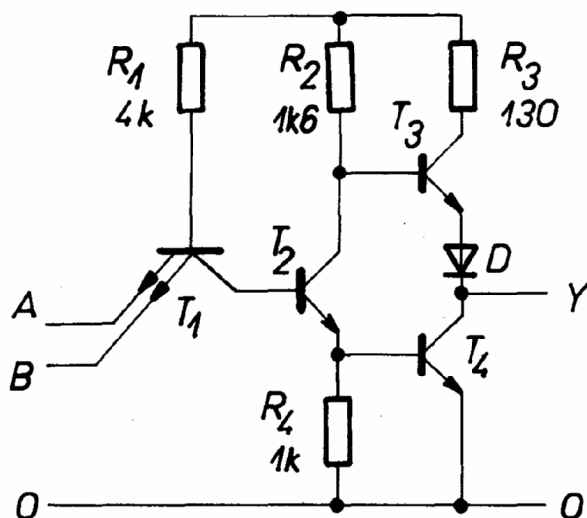
vstup A	vstup B	výstup Y
0	0	1
0	1	1
1	0	1
1	1	0

Obr.1 Pravdivostní tabulka log. členu NAND realizující log. funkci

$$Y = \overline{A \cdot B}$$

Logický člen NAND je nejdůležitějším hradlem, poněvadž pomocí jednoho nebo více těchto členů je možno realizovat všechny ostatní logické operace.

Elektrické schéma jednoho dvouvstupového hradla je na Obr.2.



Obr.2 Elektrické (vlevo) a blokové (nahore) schéma dvouvstupového hradla NAND

V symbolice elektronických logických obvodů se k odlišení úrovní nepoužívají symboly log 1 a log 0, nýbrž symboly L a H.
 L - znamená: malé napětí (z angl. low), t.j. stav log 0.
 H - znamená: velké napětí (z angl. high), t.j. stav log 1.

Funkci obvodu hradla NAND lze objasnit takto:

Přivedeme-li na jeden (nebo oba) vstup obvodu signál o úrovni L, bude příslušný přechod (přechody) báze-emitor tranzistoru T_1 polarizován v propustném směru, neboť báze bude kladnější než emitor. Tranzistor T_1 bude tedy v nasyceném stavu t.zn., že bude mít malý odpor mezi kolektorem a emitorem. Tím se uzavírají tranzistory T_2 a T_4 , přičemž tranzistor T_3 pracuje jako emitorový sledovač a udržuje výstupní úroveň obvodu ve stavu H, t.j. na napětí, které je asi o 1,5V menší, než napětí napájecí.

Zvětší-li se napětí vstupu nad asi 0,7V začne se tranzistor T_2 otevírat, avšak T_4 zůstává stále uzavřen. Od napětí asi 1,4V se otevře i tranzistor T_4 až do nasyceného stavu, kdy na něm zůstane asi 0,4V, což odpovídá úrovni L.

Budeme-li nyní napětí na vstupu snižovat, proběhne celý děj obráceně.

Pro praktickou aplikaci hradel je nutné znát jejich základní vlastnosti. Zajímají nás přitom parametry statické i dynamické.

Statické parametry číslicových IO se podstatně liší od údajů jiných polovodičových součástek. Udávají se totiž pro nejhorší pracovní podmínky t.j. napájecí napětí, provozní teplotu a zatížení. Proto soustavy obvodů číslicových zařízení, navržené na základě těchto údajů, pracují bez zhoršení funkce ve všech ostatních dovolených podmínkách.

Dynamické parametry charakterizují jakost hradla z hlediska

dynamického provozu. Zajímá nás, s jakým zpožděním hradlo reaguje na vstupní signál. Udává se doba zpoždění signálu při přechodu výstupního napětí z jedné logické úrovně do druhé.

Připojování nepoužitých vstupů. Nepoužité vstupy hradel nemusi být vůbec zapojovány - mohou zůstat volné. Tím však vzniká nebezpečí, že se do nich může indukovat rušivé napětí, které by mohlo způsobit chybnou funkci hradla. Proto je vhodnější připojit volné vstupy buď přímo nebo přes odpor několika kilohmů na kladný pól napájecího napětí U_{CC} .

Měření úlohy na integrovaných obvodech

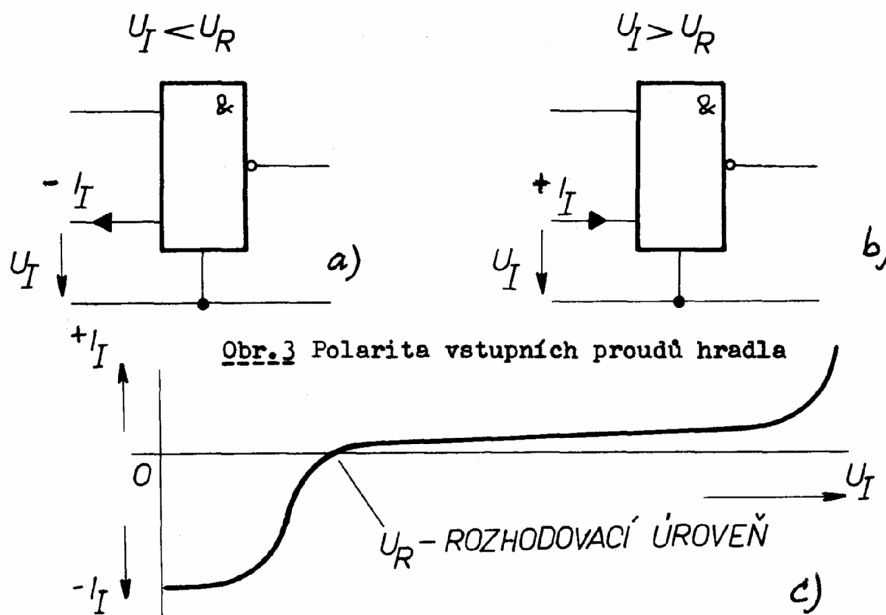
1. Změřit vstupní charakteristiku jednoho hradla a odečíst příslušné parametry.
2. Změřit přenosovou charakteristiku jednoho hradla a odečíst příslušné parametry.
3. Změřit zatěžovací charakteristiku jednoho hradla, pro výstup na úrovni L a odečíst příslušné parametry.
4. Změřit zatěžovací charakteristiku jednoho hradla, pro výstup na úrovni H a odečíst příslušné parametry.
5. Změřit celkový odběr integrovaného obvodu.

Pokyny k měření a vyhodnocení naměřených hodnot.

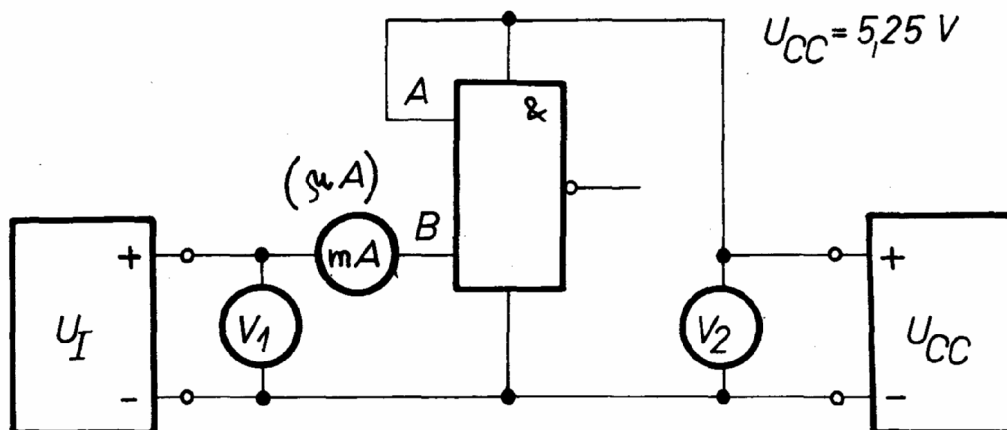
Všechny charakteristiky se měří pouze pro jeden vstup (A,B) daného hradla.

ad 1. Vstupní charakteristika je grafickým vyjádřením závislosti vstupního proudu I_I na vstupním napětí U_I . Měří se pro kladné hodnoty napětí.

Je-li na vstupu hradla nulové napětí, vytéká z hradla proud ven (jeho hodnota je asi 1mA) - Obr.3.



Zvětšuje-li se napětí na vstupu, záporný proud se zmenšuje a při napětí asi 1,4V je nulový. S dalším zvětšováním napětí se převrací polarita vstupního proudu, který nyní vtéká do obvodu a má znaménko kladné. Jeho hodnota bývá jednotky až desítky mikroampér. Kolem napětí 6V prudce vzrůstá proud a hrozí průraz přechodu tranzistoru.

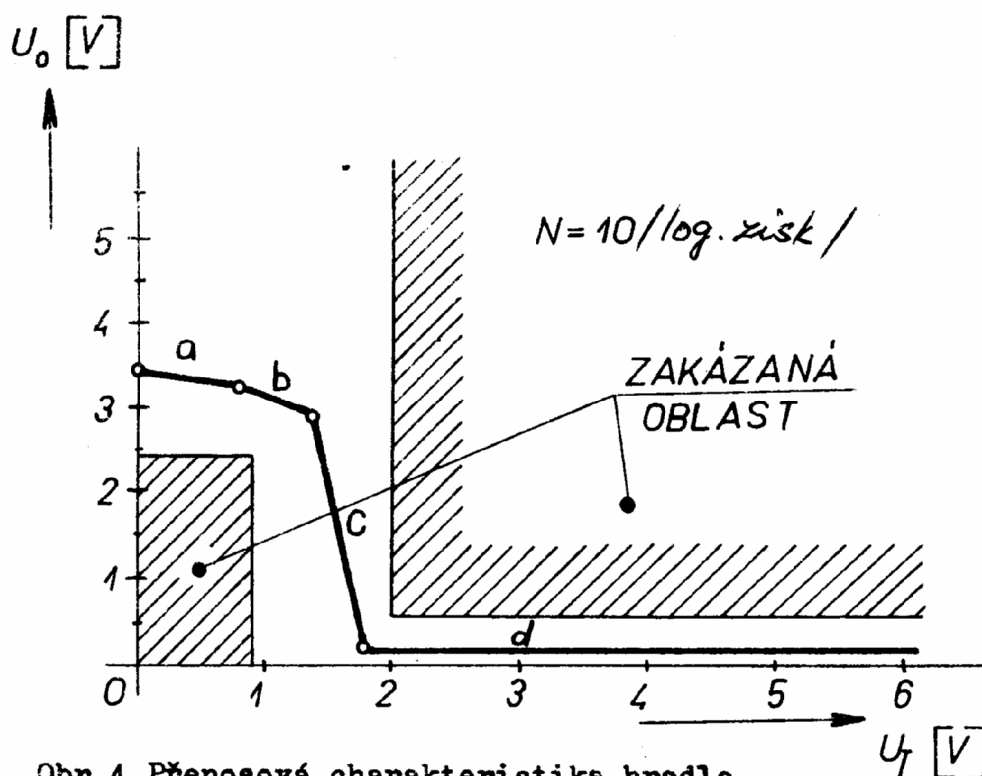
Schema:

Způsob měření:

Před vlastním měřením vyhledat v katalogu výrobce (viz příloha) mezní hodnoty napájecího napětí U_{CC} a vstupního napětí U_I a tyto v žádném případě nepřekračovat.

- zapojit měřicí obvod (regulátory napětí doleva)
- připojit síť a nastavit $U_{CC} = 5,25V$ (pozor na směr vstupního proudu!)
- zvyšovat U_I a odečítat I_I až do $I_I = 0$, pak na místo miliampérmetru zapojit mikroampérmetr s obrácenou polaritou svorek a dále měřit až do $U_I = 5,5V$

měří se: Zvolený počet měřicích bodů - zvlášť dobře proměřit v okolí $I_I = 0$.



Obr.4 Přenosová charakteristika hradla

Ze vstupní charakteristiky odečíst parametry:

- I_{IL} - vstupní proud, vystupující z hradla při vstupním napětí dolní úrovně $U_{IL} = 0,4V$
- I_{IH} - vstupní proud, vstupující do hradla při vstupním napětí horní úrovně $U_{IH} = 2,4V$
- I_{IH} - jako předchozí, avšak při $U_{IH} = 5,5V$

Tyto parametry jsou důležité pro výpočet t.zv.logického zisku hradla - viz dále.

ad 2. Přenosová charakteristika je grafickým vyjádřením závislosti výstupního napětí hradla na vstupním napětí a vyjadřuje tedy přenos hradla v rozsahu obou logických úrovní. Je to jedna z nejdůležitějších charakteristik, protože je možno z ní odečíst nejdůležitější parametry hradla. Charakteristika se dá rozdělit na čtyři úseky - Obr.4.

- úsek a - tranzistory T_2, T_4 jsou uzavřeny a výstupní napětí je asi o 1,5V menší než U_{CC}
- úsek b - zvětšením vstupního napětí asi na 0,7V se otvírá T_2 (T_4 je stále uzavřen) a výstupní napětí se zvolna zmenšuje
- úsek c - při vstupním napětí asi 1,4V se otevírá také T_4 a při malé změně vstupního napětí dojde k velké změně výstupního napětí
- úsek d - tranzistor T_4 je prakticky nasycen a výstupní napětí zůstává téměř konstantní t.j. asi 0,4V.

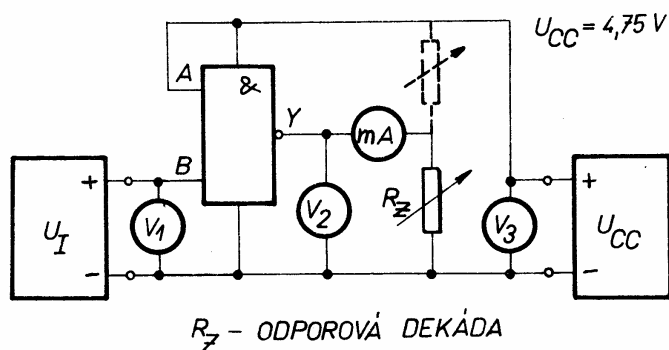
Celý pochod probíhá také obráceně t.j. při snížení vstupního napětí z úrovně H na úroveň L.

Pro zajištění správné funkce hradla musí přenosová charakteristika procházet ve vymezeném tolerančním poli a to v celém rozsahu pracovních teplot - viz údaje v příloze. Toleranční pole je vymezeno prakticky čtyřmi hodnotami:

- maximálním přípustným vstupním napětím, představujícím ještě úroveň L - t.j. 0,8V
- minimálním přípustným vstupním napětím, představujícím již úroveň H - t.j. 2,0V
- maximálním přípustným výstupním napětím, představujícím ještě úroveň L - t.j. 0,4V
- minimálním přípustným výstupním napětím, představujícím již úroveň H - t.j. 2,4V

Z předchozích hodnot je vidět, že hranice pro úroveň L a H na výstupu jsou o 0,4V přísnější, než na vstupu.

Měření je nutno provádět při zatíženém hradle, t.j., jako kdyby byla na výstup měřeného hradla připojena hradla další. Podle údajů výrobce je povoleno připojit na výstup hradla nejvýše 10 dalších hradel. Říkáme, že logický zisk hradla $N = 10$ (platí pro hradla IO MH 7400). Předpokládáme-li vstupní proud hradla na úrovni H asi $40\mu A$, odpovídá tomu u 10 hradel zatěžovací proud $I_z = 0,4mA$. Na úrovni L uvažujeme vstupní proud asi $-1,6mA$ a tedy u 10 hradel $I_z = -16mA$.

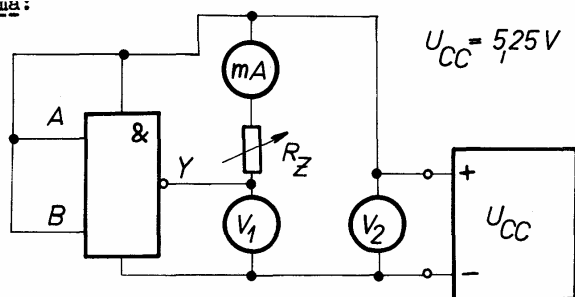
Schema:Způsob měření:

- zapojit měřicí obvod - R_Z připojit nejprve na společný nulový bod (ve schematu plně), (regulátory napětí doleva)
- připojit síť a při nulovém vstupním napětí nastavit odporem R_Z zatěžovací proud $I_Z = 0,4\text{mA}$
- zvyšovat vstupní napětí a proměřit úseky a, b, c (zatěžovací proud se bude trochu měnit)
- při poklesu výstupního napětí na nejmenší hodnotu - začátek úseku d - přepojit R_Z na napětí U_{CC} (R_Z ve schematu čárkovaně) a nastavit $I_Z = -16\text{mA}$
- měřit až do hodnoty $U_I = 5,5\text{V}$

měří se: Zvolený počet měřicích bodů tak, aby byly zachyceny zlomy charakteristiky na jednotlivé úseky.

Poznámka: Při konstrukci charakteristiky uvažovat hodnotu spodního konce úseku c již, jako nově změřenou hodnotu napětí na začátku úseku d - t.j. při $I_Z = -16\text{mA}$.

ad 3. Zatěžovací charakteristika pro výstup na úrovni L je grafickým vyjádřením závislosti výstupního proudu I_{OL} na výstupním napětí U_{OL} .

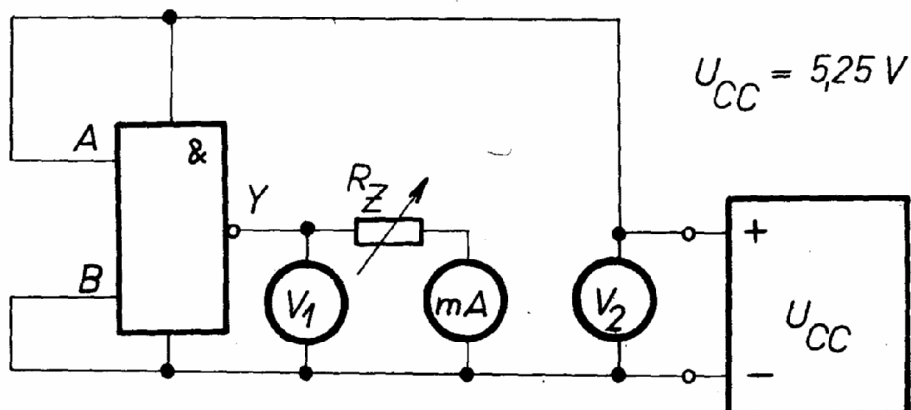
Schema:Způsob měření:

- zapojit měřicí obvod (regulátor napětí doleva)
- připojit síť a nastavit napájecí napětí $U_{CC} = 5,25\text{V}$
- odporem R_Z zvyšovat zatěžovací proud a odečítat výstupní napětí (měřit až do hodnoty $U_{OL} = 1\text{V}$)

měří se: Zvolený počet měřicích bodů. Měření provádět rychle, aby se IO zvýšeným proudem zbytečně nezahříval.

ad 4. Zatěžovací charakteristika pro výstup na úrovni H je grafickým vyjádřením závislosti výstupního proudu I_{OH} na výstupním napětí U_{OH} .

Schema:



Způsob měření:

- zapojit měřicí obvod (regulátor napětí doleva)
- připojit síť a nastavit napájecí napětí $U_{CC} = 5,25V$
- zvyšovat zatěžovací proud, až do vyřazení R_Z (zatěžovací proud je nyní omezen pouze odporem miliampérmetru)

měří se: Zvolený počet měřících bodů. Měření provádět rychle, aby se I_O , zvýšeným proudem, zbytečně nezahříval.

Ze zatěžovací charakteristiky odečíst parametry:

- I_{OS} - zkratový výstupní proud, t.j. proud při zkratovaném výstupu
- I_{OH} - výstupní proud při minimálním výstupním napětí U_{OH} , odpovídající ještě úrovni H t.j. 2,4V

Z odečtené hodnoty I_{OH} a I_{IH} (viz bod měření 1.) určit t.zv. logický zisk hradla na úrovni H, který udává, kolik dalších hradel je možno na výstup měřeného hradla připojit, aby napětí na výstupu měřeného hradla ještě odpovídalo předepsané úrovni H t.j. 2,4V.

logický zisk na úrovni H :

$$N_H = \frac{I_{OH} (U_{OH}=2,4V)}{I_{IH} (U_{IH}=2,0V)}$$